

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-186351

(43)Date of publication of application : 16.07.1996

(51)Int.CI.

H05K 3/06
C23F 1/02
// H05K 3/46

(21)Application number : 06-325145

(71)Applicant : INTERNATL BUSINESS MACH CORP
<IBM>

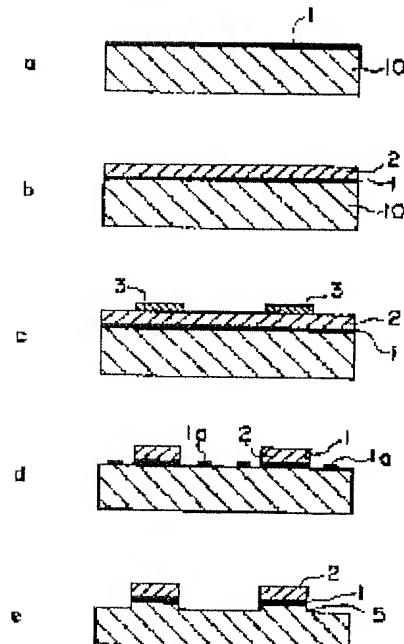
(22)Date of filing : 27.12.1994

(72)Inventor : SHIRAI MASAHIRO

(54) CIRCUIT BOARD AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a circuit board and manufacture thereof, in which the generation of a short circuit due to metals such as palladium is prevented, by completely removing these metals having a remaining catalytic action during etching in the circuit-board manufacturing process. **CONSTITUTION:** At least a palladium adsorbing layer 1 is formed onto the surface of a board from an insulating material. A copper plating layer 2 is formed onto the surface of the palladium adsorbing layer 1. Photo-resist layers 3 for forming a conductor circuit are formed and etched, and the surface of the circuit board is oxidized. A permanganic acid treatment, a plasma treatment, an ozone treatment, etc., are used as the oxidation treatment. The surface of the board 10 excepting the photo-resist layers 3 is removed by an oxidation treatment while palladium 1a remaining on the surface of the board 10 is removed. This manufacture is effective for the treatment to the board such as a multilayer interconnection printed board (SLC).



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-186351

(43)公開日 平成8年(1996)7月16日

(51)Int.Cl.⁶
H 05 K 3/06
C 23 F 1/02
// H 05 K 3/46

識別記号 庁内整理番号
C
B 6921-4E

F I

技術表示箇所

審査請求 有 請求項の数12 O L (全5頁)

(21)出願番号

特願平6-325145

(22)出願日

平成6年(1994)12月27日

(71)出願人 390009531

インターナショナル・ビジネス・マシンズ・コーポレーション
INTERNATIONAL BUSINESS MACHINES CORPORATION
アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72)発明者 白井 正治

滋賀県野洲郡野洲町大字市三宅800番地
日本アイ・ビー・エム株式会社 野洲事業所内

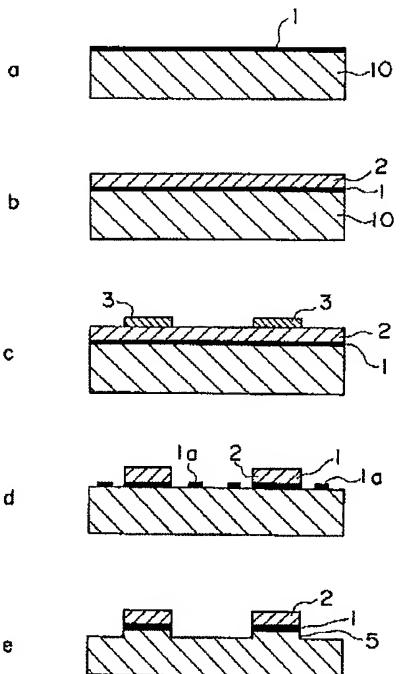
(74)代理人 弁理士 合田 潔 (外5名)

(54)【発明の名称】 回路板及びその製造方法

(57)【要約】

【目的】 回路板製造工程におけるエッチング時に残存する触媒作用を有するパラジウム等の金属をほぼ完全に除去することによってこれらの金属に起因するショートの発生を未然に防止できる回路板とその製造方法を提供すること。

【構成】 絶縁材から基板10の表面に少なくともパラジウム吸着層1を設ける。このパラジウム吸着層1の表面に銅めっき層2を形成する。導体回路を形成するためのフォトレジスト層3を設け、エッチングした後、回路基板の表面を酸化処理する。酸化処理には、過マンガン酸処理、プラズマ処理、オゾン処理等がある。酸化処理によって、フォトレジスト層3以外の基板10の表面が除去され、同時に基板10の表面に残存するパラジウム1aが除去される。この製造方法は、例えば、多層配線プリント基板(SLC)の基板に対する処理に有効である。



【特許請求の範囲】

【請求項1】絶縁材の基板上に該基板の表面に対して凸状の断面を有し前記基板の表面と水平に延びる導体回路が形成されている回路板であって、前記導体回路は第一の金属元素からなる導体層と、第二の金属元素が吸着した前記絶縁材の層と、前記第二の金属元素が吸着していない前記絶縁材の層とからなり、前記第二の金属元素は前記導体層を形成するときに使用するエッティング液中ににおいて前記第一の金属元素よりも貴であることを特徴とする回路板。

【請求項2】前記第二の金属元素は前記第一の金属元素の導体層を形成するときに、触媒として作用することを特徴とする請求項1の回路板。

【請求項3】絶縁材の基板上に、該基板の表面に対して凸状の断面を有し前記基板の表面と水平に延びる導体回路が形成されている回路板であって、前記導体回路は導体層と、パラジウムが吸着した前記絶縁材層と、パラジウムが吸着していない前記絶縁材の層と、からなることを特徴とする回路板。

【請求項4】前記パラジウムが吸着していない前記絶縁材の層は、前記基板と一体をなすことを特徴とする請求項3の回路板。

【請求項5】絶縁基板上に第一の金属元素の吸着層を設けるステップと、前記吸着層上に第二の金属元素の導体層を設け、エッティングにより導体回路を形成するステップと、前記導体回路を形成した前記絶縁基板の表面を酸化処理することにより前記絶縁基板の一部とともに前記吸着層に含まれた前記第一の金属元素を除去するステップと、を含むことを特徴とする回路板の製造方法。

【請求項6】前記第二の金属元素の導体層は前記第一の金属元素の触媒作用によって形成されることを特徴とする請求項5の回路板の製造方法。

【請求項7】前記第一の金属元素は前記エッティングで使用するエッティング液中において前記第二の金属元素よりも貴であることを特徴とする請求項5の回路板の製造方法。

【請求項8】絶縁基板上にパラジウム吸着層を設けるステップと、前記パラジウム吸着層に導体層を設け、エッティングにより導体回路を形成するステップと、前記導体回路を形成した前記絶縁基板の表面を酸化処理して、前記パラジウム吸着層を含む前記絶縁基板の一部を除去するステップと、を含むことを特徴とする回路板の製造方法。

【請求項9】前記導体層が、無電解めっき処理と該無電解めっき処理面に対する電気めっき処理で形成されることを特徴とする請求項8の回路板の製造方法。

【請求項10】前記回路板が、多層配線プリント板であることを特徴とする請求項8の回路板の製造方法。

【請求項11】前記酸化処理が、過マンガン酸処理であることを特徴とする請求項8の回路板の製造方法。

【請求項12】前記酸化処理が、プラズマ処理であることを特徴とする請求項8の回路板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は回路板及びその製造方法に係り、特に多層プリント配線板等の回路板の製造時ににおけるパラジウム等の触媒作用を有する金属の残存による弊害を防止するのに好適な回路板及びその製造方法に関する。

【0002】

【従来の技術】回路板を作成する場合、回路板の表面の導体を形成する手段は、大きく分類すると3種類ある。すなわち、第1は、サブトラクティブ法と呼ばれる方法であって、絶縁材の表面に金属箔を接着した後、その金属箔上に回路となるべき部分にエッティングレジストを形成し、不要部分の金属箔をウエットエッティングにより除去して回路を形成する方法、第2は絶縁材の表面にスペッタリングにより導体層を形成した後、エッティングして回路を形成する方法、第3は、アディティブ法と呼ばれる方法であって、絶縁材の表面をPd(パラジウム)処理した後、耐めっきレジストで回路以外の部分を覆い、耐めっきレジストが覆われなかった部分に無電解法で導体を析出させる方法である。

【0003】一方、多層プリント配線板(SLC)においては、絶縁材の表面をPd(パラジウム)で処理した後、その全面に薄く無電解めっきを析出させ、エッティングにより導体回路を形成している。実際には、上記の無電解めっきの析出後、導体層の厚みを増すために電気めっきを行っている。

【0004】

【発明が解決しようとする課題】パラジウムは無電解めっきの際の触媒として働き、導体層を容易に形成させるのに有効であるが、通常のエッティング液に極めて溶解しにくいので、回路形成のため無電解めっき、電気めっきを形成した導体をエッティングする際にも残存する。

【0005】また、近年、部品接合用のパッドの表面処理として無電金めっき、無電解パラジウムめっき等が多く使用されるようになっており、絶縁材表面にパラジウムが残存すると、このパラジウムが触媒となって不要な部分にも金やパラジウムが析出して回路のショートが発生する。

【0006】本発明の目的は、回路板の製造工程において残存するパラジウム等の触媒作用を有する金属を除去することによってこれらの金属に起因する回路のショートを未然に防止することができる回路板及びその回路板を製造するための方法を提供することにある。

【0007】

【課題を解決するための手段】上記した目的を達成する

ために、本発明の回路板は、絶縁材の基板上に該基板の表面に対して凸状の断面を有し前記基板の表面に水平に延びる導体回路が形成されている基板であって、前記導体回路は第一の金属元素からなる導体層と、第二の金属元素が吸着した前記絶縁材の層と、前記第二の金属元素が吸着していない前記絶縁材の層とからなり、前記第二の金属元素は前記導体層よりも貴であることを特徴とする。更に、本発明の回路板は、絶縁材の基板上に、該基板の表面に対して凸状の断面を有し前記基板の表面と水平に延びる導体回路が形成されている回路板であって、前記導体回路は導体層と、パラジウムが吸着した前記導体層と、パラジウムが吸着していない前記絶縁材の層と、からなることを特徴とする。

【0008】また、本発明の回路板の製造方法は、絶縁基板上に第一の金属元素の吸着層を設けるステップと、前記吸着層上に第二の金属元素の導体層を設け、エッチングにより導体回路を形成するステップと、前記導体回路を形成した前記絶縁基板の表面を酸化処理することにより前記絶縁基板の一部とともに前記吸着層に含まれた前記第一の金属元素を除去するステップと、を含むことを特徴とし、さらに本発明の回路板の製造方法は、絶縁基板上にパラジウム吸着層を設けるステップと、前記パラジウム吸着層に導体層を設け、エッチングにより導体回路を形成するステップと、前記導体回路を形成した前記絶縁基板の表面を酸化処理して、前記パラジウム吸着層を含む前記絶縁基板の一部を除去するステップと、を含むことを特徴とする。

【0009】

【作用】パラジウム等の触媒作用を有する金属が吸着した吸着層が残留していると、その部分が触媒となって、予期しない場所に金属等が形成される。基板表面を酸化処理すると、吸着層中の樹脂が酸化され、樹脂中のC成分が酸化されてCO₂となるので、吸着層と共にその中に含まれているパラジウム等の触媒作用を有する金属が除去されるため、予期しない場所に金属等が形成されることによって生じるショートの発生を未然に防止できる。

【0010】

【実施例】以下、本発明を図面に基づいて更に詳細に説明する。図1は、本発明の回路板の製造方法の一実施例を示す工程である。図1(a)は基板10上にパラジウム吸着層1を形成した状態を示している。基板10を構成する絶縁材としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド、ポリエスチル等の熱硬化性樹脂、フッ素樹脂、ポリエチレン、ポリエーテルサルファン、ポリエーテルイミド等の熱可塑性樹脂、の他に熱硬化性樹脂、熱可塑性樹脂等の樹脂と紙、ガラス不織布等との複合材等が挙げられる。

【0011】これらの絶縁材からなる基板10を塩化パラジウム溶液中に浸漬し絶縁材表面にパラジウムを吸着

させることによってパラジウム吸着層1が形成される。パラジウム吸着層1の代わりに予め絶縁材材料中にパラジウムを分散させて絶縁材の表面にパラジウムを介在させた状態で吸着させることもできる。このパラジウムは、通常は、樹脂に吸着された状態で樹脂表面に極めて薄い層をなして存在し、無電解めっきの場合における触媒として機能する。

【0012】このように表面にパラジウムが付着された絶縁材に対して、図1(b)に示すように無電解めっきによる銅めっき層2からなる導体層が形成される。この導体層としては、SLCの場合のように、無電解めっき面に必要に応じて電気めっきを施して導体層を形成したものであってもよい。

【0013】次に図1(c)示すように導体層に対して回路となるべき部分にフォトレジスト層3が形成され、その後銅めっき層2の不要部分をエッチング液で溶解除去する。この場合、レジストとしては、例えば、感光性ドライフィルム、感光性液状レジスト、感光性電子レジスト、非感光性スクリーン印刷レジスト等が使用でき、また、エッチング液としては、塩化第二銅、塩化第二鉄、硫酸と過酸化水素混合液等が使用できる。

【0014】上記のようなエッチングにより図1(d)に示すように絶縁材からなる基板10の表面に導体回路が形成される。回路間の銅等からなる導体層をエッチングする際、絶縁材の表面に付着したパラジウムもエッチング時に除去される導体層と共にある程度除去される。しかし、エッチングの際に一部のパラジウム1aは除去しきれずに絶縁材としての基板10の樹脂に吸着された状態でそのまま残存する。

【0015】そこで、図1(e)に示すように回路が形成された状態の基板(回路板)に残存するパラジウムが吸着された樹脂の表面を酸化処理する。酸化処理の手段は、過マンガン酸処理、プラズマ処理、オゾン処理等が使用される。特にパラジウムの除去効率の点からは過マンガン酸処理、プラズマ処理が好適である。

【0016】この過マンガン酸処理においては、回路板を過マンガン酸による処理の前に回路板を膨潤剤に浸漬することが望ましい。膨潤剤は、絶縁材の表面を膨潤させ、以後の工程における酸化処理において、樹脂表層部の除去の有効となる。

【0017】膨潤剤としては、例えば、ジエチレングリコール-n-ブチルエーテル、アニオン系界面活性剤及び水酸化ナトリウムからなるものが好適に使用される。回路板を膨潤剤に浸漬する際、膨潤剤を60~80℃程度に加温し、浸漬時間は3~10分が好ましく、更に75~80℃で7分程度浸漬することが好ましい。

【0018】膨潤剤に対する浸漬処理後、回路板を水洗し、その後、過マンガン酸処理を行う。過マンガン酸処理に際しては、例えば、過マンガン酸ナトリウム、水酸化ナトリウム及び過硫酸ナトリウムからなる樹脂エッチ

ング液が使用される。回路板は65～85℃、好ましくは、70～85℃に加温された樹脂エッティング液に3～15分、好ましくは10分程度浸漬処理する。その後、回路板を水洗し、次いで43～51℃に加温した中和剤に5～7分浸漬して中和し、その後さらに水洗する。

【0019】また、回路板の酸化処理としてプラズマ処理も有効である。プラズマ処理の場合、回路板が設置された容器内を0.1～10 Torr、好ましくは、0.1～0.5 Torrの真空下に保持し、この容器内に酸素ガスとフレオンガスとの混合ガスを流して回路板表面を酸化処理する。混合ガス中のフレオンガスの混合量は、0～50%、好ましくは、3～20%であり、容器内への混合ガスの流量は、0.3～2.1／分、処理時間は1～15分、望ましくは3～7分が好ましい。さらに酸化処理としてオゾンによる処理を行うこともできる。

【0020】このような酸化処理によって、パラジウムが吸着している樹脂の表面において樹脂が酸化され、樹脂中のC成分が酸化されてCO₂となる。このCO₂が発生する際、この樹脂表面が膨潤しているため、パラジウムが吸着している樹脂表面が除去されやすくなる。従って、樹脂表面の除去処理により樹脂の表面に吸着しているパラジウムも同時に除去される。図1(e)は酸化処理後の回路板の断面を示しており、基板10を構成する樹脂の表面は、導体回路以外の部分が酸化処理により除去され、図中、5で示す段差分の樹脂層が除去されたことになる。

【0021】上記した実施例においては、特に導体層を形成する金属元素として銅を用い、かつ、この銅によって導体層を形成する金属元素に対して触媒作用を有する金属元素としてパラジウムの例を示したが、本発明は、導体層を形成する金属元素としては、銅以外の導電性の金属元素でもよく、また、導体層を形成する金属元素に対してパラジウム以外の触媒作用を有する金属元素を任意に選定することができる。ただし、導体層を形成する際の触媒作用を有するパラジウム等の金属元素は、導体層をエッティングする際のエッティング液中において、導体層を構成する金属元素よりも貴であることが必要である。

【0022】従って、上記のような製造方法によって得られる回路板は、図1(e)から明らかなように、絶縁材の基板10の表面と水平に延びる導体回路が形成されており、この導体回路は、導体層2と、パラジウム1等の触媒作用を有する金属元素が吸着した絶縁材の層（この絶縁材の層は、絶縁材からなる基板10と一体をなしている。）と、パラジウム1等の触媒作用を有する金属元素が吸着していない絶縁材の層（酸化処理によって表面が除去された絶縁材の層）とからなっている。

【0023】

【実施例】

比較例

最外層の全面にめっきされた銅を塩化第二銅でエッティングすることにより回路を形成した状態のSLC基板を無電解銅めっき液（キュー・ポジット252：シブレイ・ファーイースト社製）に24時間浸漬した。

【0024】実施例1

最外層の全面にめっきされた銅を塩化第二銅でエッティングすることにより回路を形成した状態のSLC基板を70℃に加温した膨潤剤（サーキュ・ポジットMLBコンジショナー211：シブレイ・ファーイースト社製）で5分間処理し充分水洗した後、75℃に加温した樹脂エッティング液（過マンガン酸ナトリウム液：サーキュ・ポジットMLBプロモータ213：シブレイ・ファーイースト社製）に8分間浸漬処理を行った。充分水洗した後、SLC基板を45℃に加温した中和剤（硫酸：（サーキュ・ポジットMLBニュートラライザー216：シブレイ・ファーイースト社製）に6分間浸漬して中和処理を行った後、充分水洗した。この処理を終えたSLC基板を無電解銅めっき液（キュー・ポジット252：シブレイ・ファーイースト社製）に24時間浸漬した。

【0025】実施例2

最外層の全面にめっきされた銅を塩化第二銅でエッティングすることにより回路を形成した状態のSLC基板を0.2 torrの減圧下で酸素とフレオンの比9:1の混合ガスを1.51／分の割合で流しながら5分間処理した。この処理を終えたSLC基板を無電解めっき液（キュー・ポジット252：シブレイ・ファーイースト社製）に24時間浸漬した。

【0026】上記の比較例と実施例1及び実施例2における無電解銅めっき処理後の基板表面の状態を観察した。

【0027】無電解銅めっき処理後の表面観察

比較例：銅がエッティングされ、露出していた銅回路のエポキシ樹脂表面に銅が析出されているのが観察された。

【0028】実施例1：銅回路間のエポキシ樹脂表面は、無電解銅めっき処理前と同じ状態で銅の析出は観察されなかった。

【0029】実施例2：銅回路間のエポキシ樹脂表面は、無電解銅めっき処理前と同じ状態で銅の析出は観察されなかった。

【0030】上記の表面観察結果から明らかのように、エッティングにより導体回路が形成された基板に対して過マンガン酸処理（実施例1）及びプラズマ処理（実施例2）を行った場合、再度の無電解銅めっきを行っても銅が析出していない。このことは、再度の無電解銅めっきの際に、絶縁層としてのエポキシ樹脂の表面にパラジウムが残存していないためにパラジウムを触媒として銅が析出されないことを示している。また、比較例の場合、絶縁層としてのエポキシ樹脂の表面にパラジウムが残存しているため、このパラジウムを触媒として銅が析出さ

れることを示している。

【0031】

【発明の効果】以上のように本発明によれば、多層プリント配線板等の回路基板の製造時のエッチングにおいて残存する、導体層を形成する際の触媒として作用するパラジウム等の金属を除去し、このパラジウム等の金属による金属析出に起因するショートの発生を未然に防止することができる。

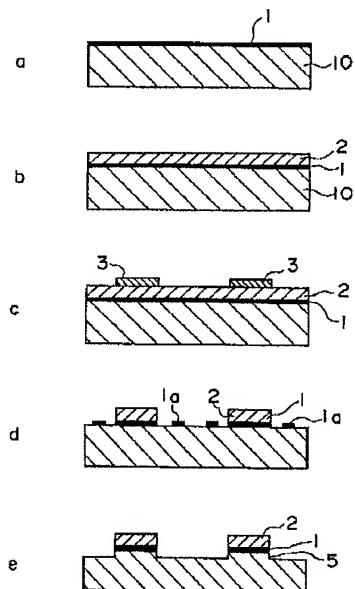
【図面の簡単な説明】

【図1】本発明の回路板の製造方法の一実施例を示す工程図である。

【符号の説明】

1	パラジウム吸着層
1 a	残存パラジウム吸着層
2	銅めっき層
3	フォトレジスト層
5	段差分樹脂層
10	基板

【図1】





US005998739A

United States Patent [19]
Shirai

[11] **Patent Number:** **5,998,739**
[45] **Date of Patent:** ***Dec. 7, 1999**

[54] **STEPPED CONFIGURED CIRCUIT BOARD**

[75] Inventor: **Masaharu Shirai, Kusatsu, Japan**

[73] Assignee: **International Business Machines Corporation, Armonk, N.Y.**

[*] Notice: This patent issued on a continued prosecution application filed under 37 CFR 1.53(d), and is subject to the twenty year patent term provisions of 35 U.S.C. 154(a)(2).

[21] Appl. No.: **08/554,427**

[22] Filed: **Nov. 6, 1995**

[30] **Foreign Application Priority Data**

Dec. 27, 1994 [JP] Japan 6-325145

[51] **Int. Cl.⁶** **H05K 1/03**

[52] **U.S. Cl.** **174/256; 361/772; 361/777; 428/209**

[58] **Field of Search** 174/256, 257; 361/777, 779, 772, 774, 767, 771; 428/209; 438/614

[56] **References Cited**

U.S. PATENT DOCUMENTS

4,853,277 8/1989 Chant 428/209

Primary Examiner—Kristine Kincaid

Assistant Examiner—Dhiru R Patel

Attorney, Agent, or Firm—William N. Hogg

[57] **ABSTRACT**

Short circuiting in printed circuit boards made by processes in which a continuous metal layer applied by electroless deposition is etched to form the conductor pattern is eliminated by subjecting the board to an oxidation treatment after etching but before removal of the etching agent. A circuit board is thereby formed having an insulating material substrate and a conductor formed thereon.

3 Claims, 1 Drawing Sheet

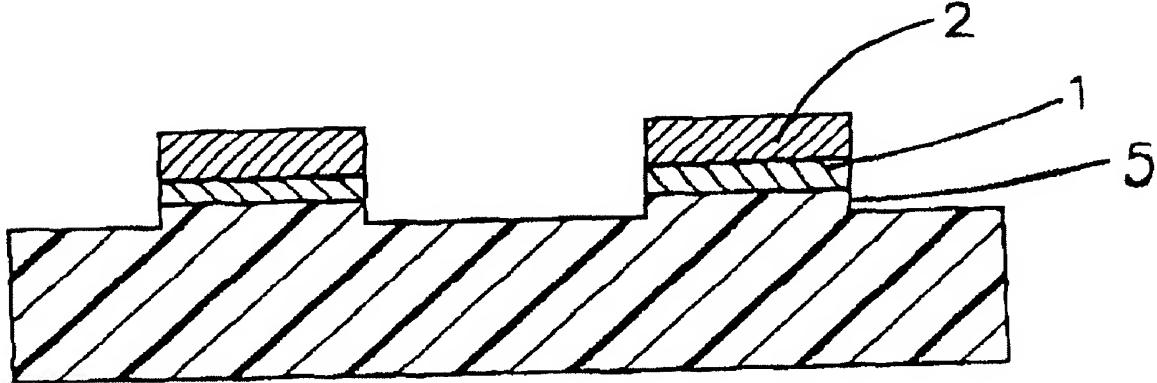


Fig.1a

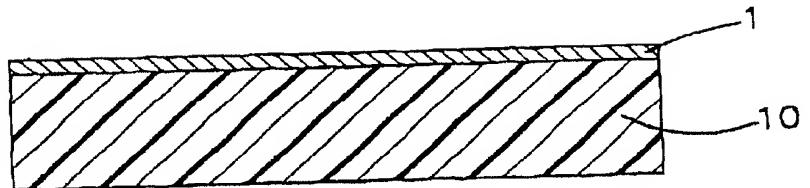


Fig.1b

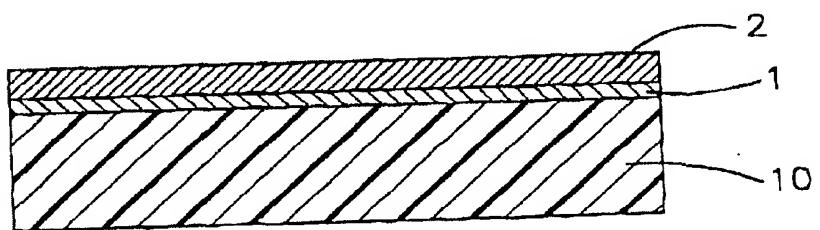


Fig.1c

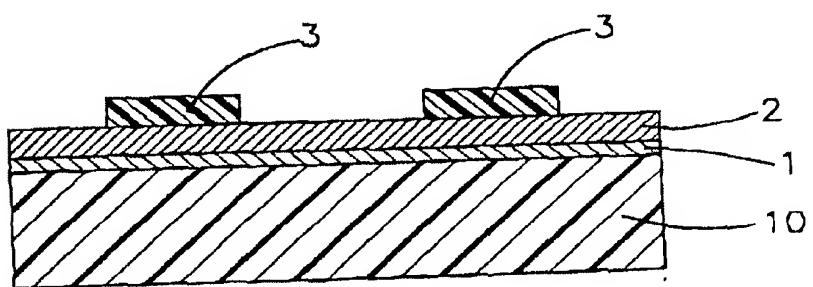


Fig.1d

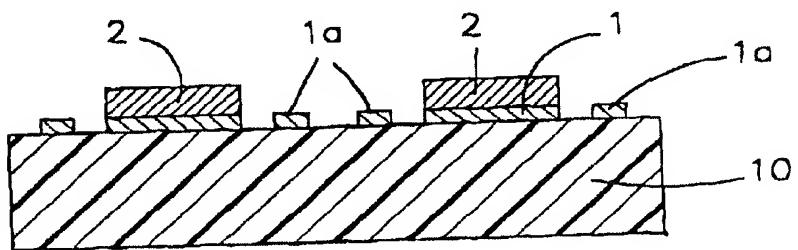
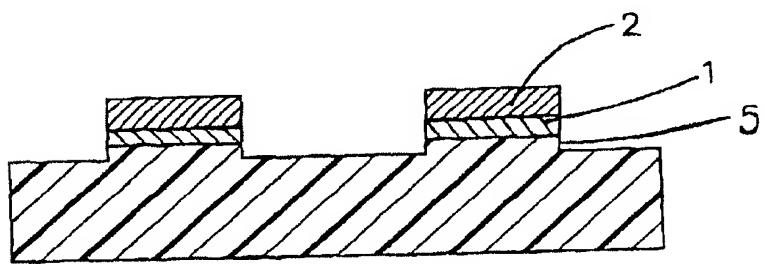


Fig.1e



STEPPED CONFIGURED CIRCUIT BOARD

FIELD OF THE INVENTION

The present invention relates to a circuit board and a fabrication method therefor, and more particularly to a circuit board such as multilayer wiring printed circuit board, in which undesirable effects due to residual catalytic metals, such as palladium, used in the production of the circuit board, are eliminated.

BACKGROUND OF THE INVENTION

The present publication is based on Japanese Application Serial No. 6-325145, filed Dec. 27, 1994, the disclosure of which is incorporated herein by reference.

In fabricating a circuit board, techniques for forming a conductor on the surface of the circuit board are roughly divided into three. The first is a method called the subtractive method. In this method, a metal foil is formed on the surface of an insulating material and then an etching resist corresponding to the circuit is formed on the metal foil. Then the unnecessary part of the metal foil is removed by wet etching, thereby forming the circuit board. The second method involves forming a circuit by etching after forming a conductor on the surface of an insulating material by sputtering. The third is called the additive method. In this method, the surfaces of an insulating material other than those intended to carry the circuit, after treating with palladium, are covered with a plating-resistant resist and then a conductor is deposited on the portion not covered with the plating-resistant resist.

On the other hand, in the formation of multilayer wiring printed circuit boards, the technique used involves treating the surface of an insulating material with palladium, depositing a thin conducting layer on the whole surface of the insulating material by electroless plating and then forming a conductor circuit by etching. In practice, after the above deposit of an electroless plating, electroplating is performed to increase the thickness of the conducting layer. In these processes, palladium acts as a catalyst in electroless plating and is effective for easily forming a conductor layer. However, palladium is extremely difficult to dissolve in a normal etching solution and remains after etching in devices having electroless plated and electroplated conductors.

Recently, electroless gold plating, electroless palladium plating, and the like have been frequently used in the surface treatment of pads for the joining of parts. If palladium remains on the surface of the insulating material, gold or palladium is deposited on unintended portions of the insulating material by catalytic action of the residual palladium, thereby generating a short circuit.

It is an object of the present invention to provide a circuit board capable of preventing a short circuiting attributable to catalytic metals, such as palladium, as well as a fabrication method therefor.

SUMMARY OF THE INVENTION

In accordance with the present invention, it has been determined that, in normal processes for making printed circuit boards in which palladium or other catalytic metal is adsorbed onto the surface of the insulating substrate to promote adhesion of a subsequently applied metal layer, the adsorbed catalytic metal remains on the insulating layer surface even though the metal is removed therefrom by etching. As a result, unwanted metal deposits form in these areas during subsequent metal coating steps, which in turn leads to short circuiting.

In accordance with the present invention, however, this problem can be avoided by subjecting the substrate surface, after etching, to an oxidation treatment. Thus, in accordance with the present invention, oxidation of the substrate causes carbon-containing components in the resin of the substrate surface to be oxidized into CO_2 . This, in turn, causes the catalytic metal, such as palladium, contained in the adsorbed layer on the substrate surface together with the adsorbed layer to be removed. As a result, generation of short circuits attributable to metal formed at undesirable places in subsequent metal coating operations is prevented.

Thus, the present invention provides a circuit board comprising an insulating material substrate and a conductor circuit thereon extending horizontally along a first major surface of said substrate, said conductor circuit comprising: a conductor layer made of a first metal element, a layer of said insulating material on which a second metal element is adsorbed, and a layer of said insulating material on which said second metal element is not adsorbed, wherein said second metal element is more noble than said conductor layer. In addition, the present invention further provides another circuit board comprising an insulating substrate and a conductor circuit formed thereon extending horizontally along the surface of said substrate, said conductor circuit comprising a conductor layer, a layer of said insulating material on which palladium is adsorbed, and a layer of said insulating material on which palladium is not adsorbed.

Also, according to the present invention, there is provided a method for fabricating a circuit board comprising the steps of providing an adsorbed layer of a first metal element on an insulating material substrate, providing a conductor layer of a second metal element on said adsorbed layer and forming a conductor circuit by etching, and removing said first metal element contained in said adsorbed layer together with part of said insulating material substrate by oxidation treatment of the surface of said insulating material substrate, thereby forming said conductor circuit. In addition, the present invention further provides another method for fabricating a circuit board comprising the steps of providing an adsorbed layer of palladium on an insulating material substrate, providing a conductor layer on said palladium adsorbed layer and forming a conductor circuit by etching, and removing the part of said insulating material substrate containing said palladium adsorbed layer by oxidation treatment of the surface of said insulating material substrate, thereby forming said conductor circuit.

BRIEF DESCRIPTION OF THE DRAWINGS

FIGS. 1a through 1e illustrate one embodiment of the inventive method for fabricating a circuit board according to the present invention. In this figure, the following numbers represent the following elements:

Number	Element
1	Palladium adsorbed layer
1a	Remaining palladium adsorbed layer
2	Copper plated layer
3	Photoresist layer
5	Stepped parts different in vertical dimension from the corresponding resin layer
10	Substrate

DETAILED DESCRIPTION

Hereinafter, referring to the drawings, the present invention will be described in further detail. FIG. 1 illustrates one

embodiment of the inventive method for fabricating a circuit board according to the present invention. FIG. 1(a) shows a substrate 10 having a palladium adsorbed layer 1 formed thereon. As the insulating material constituting substrate 10, not only thermosetting resins, such as, e.g., epoxy resin, phenol resin, polyimide and polyester and thermoplastic resins, such as, e.g., flouroresin, polyethylene, polyether sulfone and polyether imide can be used, but also a composite material composed of a thermosetting or thermoplastic resin and paper or glass unwoven fabrics can also be used.

A substrate 10 formed from one of these insulating materials and having a palladium adsorbed layer 1 thereon is formed by soaking substrate 10 in a palladium chloride solution. In place of a palladium adsorbed layer 1, palladium may be adsorbed on the surface of an insulating material in an interposed state by previously dispersing palladium into the insulating material. This palladium, adsorbed onto a resin, normally exists in the form of a very thin layer on the surface of the resin and functions as a catalyst in electroless plating.

As shown in FIG. 1(b), a copper plated conductor layer 2 is formed on palladium adsorbed layer 1 by electroless plating. As this conductor layer, a conductor layer obtained by electroplating an electroless plated surface, as desired, may be used.

Next, as shown in FIG. 1(c), a photoresist layer 3 is formed on conductor layer 2, and thereafter unnecessary portions of the copper plated layer 2 are dissolved and removed by using an etching solution to form a circuit. In this process, photosensitive dry films, photosensitive liquid resists, photosensitive electrodeposition resists, nonphotosensitive screen printing resists and the like, for example, can be used as the resist. Also cupric chloride, ferric chloride, a mixed solution of sulfuric acid and hydrogen peroxide and the like can be used as the etching solution.

By the above etching technique, a conductor circuit is formed on the surface of a substrate 10 comprising an insulating material as shown in FIG. 1(d). In etching a conductor layer made of copper or the like, palladium deposited on the surface of the insulating material underneath the metal to be removed is itself removed somewhat together with the conductor layer removed by the etching operation. However, part of palladium 1a cannot be removed by the etching operation and remains adsorbed on the resin of the substrate 10.

In accordance with the present invention, the surface of the substrate, after etching as shown in FIG. 1(d), is subjected to an oxidation treatment. The oxidation treatment includes a peranganate treatment, plasma treatment, ozone treatment, and the like. By oxidation treatment, the surface other than that covered with the photoresist layer 3 of the substrate 10 is removed and simultaneously palladium 1a remaining on the surface of the substrate 10 is also removed. This fabrication method is effective for the treatment to a substrate of, e.g., multilayer wiring printed circuit board.

Referring specifically to FIG. 1(e), the adsorbed resin surface of palladium remaining on the substrate (circuit board) on which a circuit is formed is oxidation treated. As mentioned above, permanganate treatment, plasma treatment, ozone treatment, or the like can be used as a means for oxidation treatment. From the standpoint of palladium removal efficiency, permanganate treatment and plasma treatment are preferable.

In the permanganate treatment according to the present invention, it is desirable to soak a circuit board in a swelling

agent prior to treatment with permanganate. A swelling agent swells the surface of an insulating material, which swelling effect is effective for the removal of a resin surface layer portion in the following oxidation treatment. As the swelling agent, a reagent composed of, e.g., diethylene glycol-n-butyl ether, anionic surfactant and sodium hydroxide is preferably used. In soaking the circuit board in the swelling agent, the swelling agent is warmed to 60 to 80° C. and the soaking time is preferably 3 to 10 min. More preferably, the substrate is soaked at 75 to 80° C. for about 7 min. After soaking in the swelling agent, the circuit board is washed in water and thereafter the permanganate treatment is performed. In the permanganate treatment, a resin etching solution composed of, e.g., potassium permanganate, sodium hydroxide, and sodium persulfate, is used. The circuit board is soaked in the permanganate solution warmed to 65 to 85° C., preferably at 70 to 85° C., for 3 to 15 min., preferably for about 10 min. Thereafter, the circuit board is washed with water, then soaked for 5 to 7 min. in a neutralizer heated to 43 to 51° C. for neutralization, and further washed in water.

Another oxidation treatment for circuit boards that is effective in accordance with the invention is plasma treatment. In this case, the circuit board is kept in the interior of an enclosed vessel at a vacuum of 0.1 to 10 Torr, preferably 0.1 to 0.5 Torr. Under these conditions, the surface of the circuit board is oxidized by flowing a mixed gas of oxygen and freon gases in this vessel. The mixing rate of freon gas in the mixed gas is 0 to 50%, preferably 3 to 20%, and the flow rate of the mixed gas into the vessel is 0.3 to 21/min, while the treating time is 1 to 15 min, preferably 3 to 7 min. Furthermore, as still another oxidation treatment, treatment with ozone may be used.

By such oxidation treatment, the resin on the surface where the palladium is adsorbed is oxidized and the carbon-containing components therein are converted into CO₂. Thus, palladium adsorbed on the resin surface is also removed simultaneously with the removal of the oxidized resin surface. FIG. 1(e) shows a section of a circuit board after oxidation treatment. The portion of the resin surface of substrate 10 other than that carrying the conductor circuit is removed by the oxidation treatment. As a result, these portions of the surface of substrate 10 form stepped parts 5 different in vertical dimension than the insulating portions of substrate not carrying a metal layer.

In the above embodiment, copper is especially useful as the metal element forming conductor layer 2. However, a metal element other than copper can be used for forming conductor layer 2. Moreover, although palladium has been shown as an example of a metal element having a catalytic action for forming conductor layer 2 from copper, a metal element other than palladium having catalytic action to the metal element constituting the conductor layer can be used. However, the catalytic metal element, such as palladium, used in forming the conductor layer needs to be more noble than the metal element constituting the conductor layer in the etching solution for etching the conductor layer.

Thus, as is clear from FIG. 1(e), a circuit board obtained by the inventive fabrication method has a conductor circuit extending horizontally along the surface of an insulating material substrate 10 and this conductor circuit comprises a conductor layer 2, an adsorbed insulating material layer of a catalytic metal element, such as palladium 1 (this insulating material layer is integrated with the substrate 10 comprising an insulating material), and a not adsorbed insulating material layer of a catalytic metal element, such as palladium 1 (the insulating material layer whose surface is removed by oxidation treatment).

WORKING EXAMPLES

In order to more thoroughly illustrate the present invention, the following working examples are presented.

COMPARATIVE EXAMPLE

A substrate, having a circuit formed by etching a plated copper on the whole outermost surface thereof with cupric chloride was soaked in an electroless copper plating solution (Cuposit 252: Sipley Far East Co., Ltd.) for 24 hr.

Embodiment 1

A substrate having a circuit formed thereon by etching a plated copper layer on the whole outermost surface thereof with cupric chloride was treated with a swelling agent (Circuposit MLB conditioner 211: Sipley Far East Co., Ltd.) warmed at 70° C. for 5 min and washed with water. Next the device was soaked in a resin etching solution (potassium permanganate solution, Circuposit MLB promoter 213, Sipley Far East Co., Ltd.) and then warmed at 75° C. for 8 min. After sufficient washing in water, the substrate was soaked in a neutralizer (sulfuric acid, Circuposit MLB neutralizer 216, Sipley Far East Co., Ltd.) warmed at 45° C. for 6 min and then sufficiently washed in water. After completion of this treatment, the substrate was soaked in electroless copper plating solution (Cuposit 252, Sipley Far East Co., Ltd.) for 24 hr.

Embodiment 2

A substrate, having a circuit formed thereon by etching a plated copper layer on the whole outermost surface thereof with cupric chloride, was treated for 5 min by flowing a mixed gas with a ratio of oxygen to freon of 9:1 at the rate of 1.5 l/min under a reduced pressure of 0.2 Torr. After the completion of this treatment, the substrate was soaked in an electroless copper plating solution (Cuposit 252, Sipley Far East Co., Ltd.) for 24 hr. The state of the substrate surface after electroless copper plating treatment was observed for the above Control and Embodiments 1 and 2.

Surface observation after electroless copper plating treatment

Comparative Example: Copper was etched and copper was deposited on the surface of the epoxy resin in exposed areas between segments of the circuit.

Embodiment 1: The surface of the epoxy resin between segments of the circuit is identical to a state before electroless copper plating and no deposit of copper was observed.

Embodiment 2: The surface of the epoxy resin between segments of the copper circuit is identical to a state before electroless copper plating and no deposit of copper was observed.

The above surface observation reveals that when a substrate having a conductor circuit formed thereon by etching is subject to a permanganate treatment (Embodiment 1) or a plasma treatment (Embodiment 2), copper is not deposited even if the device is subjected to electroless copperplating again. This indicates that palladium does not remain on the surface of the epoxy resin in the insulating layers (between segments of the conductor) during the second electroless copper plating and hence copper is not deposited by catalytic

5 action of the palladium. In the case of the comparative Example, copper is deposited by catalytic action of this palladium because palladium remains on the surface of epoxy resin in insulating layers (between segments of the conductor).

10 As concluded from above, by removing a metal, such as palladium, remaining in etching at the fabrication of a circuit board, such as multilayer wiring printed circuit boards, and acting as catalyst during the formation of a conductor layer, the present invention can prevent the generation of a short 15 circuit attributable to the deposit of a metal under catalytic action of this palladium or the like.

What we claim is:

1. A circuit board comprising an insulating substrate having a first major surface, said first major surface defining 25 conductor-carrying regions and insulating regions therebetween,

20 said conductor-carrying regions carrying respective conductors made from a first metal, a second metal being arranged between said conductors and said first major surface in said conductor-carrying regions, said second metal being adhered to said first major surface in said conductor-carrying regions by adsorption, said second metal promoting deposition of said first metal on said conductor-carrying regions by electroless deposition, 25 the insulating regions of said first major surface being free of said second metal,

30 said first major surface in said insulating regions being arranged vertically below said first major surface in said conductor-carrying regions whereby said conductor-carrying regions form stepped substrate sections.

35 2. The circuit board of claim 1, wherein said second metal is more noble than said first metal.

40 3. The circuit board of claim 2 wherein said second metal is palladium.

* * * * *